

Japanese Laid-Open Utility Model Application No. 63-
57745

This Utility Model Application discloses a probe card comprising probe needles arranged in two rows in response to pads of a semiconductor IC chip, the pads being arranged in two rows in a periphery of the semiconductor IC chip. The probe card may comprise a probe card (1) and a second probe card (2) each having probe needles (3, 4) arranged along a single line, wherein the first and second probe cards are detachably attached.

公開実用 昭和63- 57745

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

昭63- 57745

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)4月18日

H 01 L 21/66

7168-5F

G 01 R 31/26

J-7359-2G

審査請求 未請求 (全 頁)

⑮ 考案の名称 プローブ・カード

⑯ 実 願 昭61-151011

⑰ 出 願 昭61(1986)9月30日

⑱ 考 案 者	三 浦 修	東京都港区芝5丁目33番1号	日本電気株式会社内
⑲ 考 案 者	額 田 泰 明	東京都港区芝5丁目33番1号	日本電気株式会社内
⑳ 出 願 人	日本電気株式会社	東京都港区芝5丁目33番1号	
㉑ 代 理 人	弁理士 内 原 晋		

明 細 書

考案の名称

プローブ・カード

実用新案登録請求の範囲

(1) 半導体集積回路チップの周辺に2列に並べられたパットに対応してプローブ針を2列に並べて設けたことを特徴とするプローブ・カード。

(2) それぞれがプローブ針を1列に並べた第1および第2のプローブ・カードを有し、この第1および第2のプローブ・カードが脱着可能である実用新案登録請求の範囲第1項記載のプローブ・カード。

考案の詳細な説明

〔産業上の利用分野〕

本考案は、半導体集積回路チップの特性評価用等に用いられ、半導体集積回路チップに設けられた多数のパットに接触させる複数のプローブ針を

- 1 -

457

実開63-57745



設けたプローブ・カードに関する。

〔従来の技術〕

従来、この種のプローブ・カードは、半導体集積回路チップの外周に1列に配置されたボンディング・パットに対応して先端が1列に並べられた複数のプローブ針を放射線状に配置して設けていた。

〔考案が解決しようとする問題点〕

上述した、従来のプローブ・カードは、プローブ針を1列に配置した構造になっているので、チップ周辺に2列にボンディング・パットが配置された多ピンの半導体集積回路チップでは半導体集積回路チップの全ボンディング・パットに同時にプローブ針を接触させることができず、このような半導体集積回路の特性評価をする場合は、例えば2回に分けて別々のプローブ・カードでテストをしなければならないという欠点がある。

〔問題点を解決するための手段〕

本考案のプローブ・カードは、半導体集積回路チップの周辺に2列に並べられたパットに対応し

てプローブ針を2列に並べて設けたことを特徴とする。

本考案のプローブ・カードは、それぞれがプローブ針を1列に並べた第1および第2のプローブ・カードを有し、この第1および第2のプローブ・カードが脱着可能であるように構成されることもできる。

〔実施例〕

次に、本考案について図面を参照して説明する。

第1図は、本考案の一実施例を中心線を通る面で切断した状態で示す斜視図である。本実施例のプローブ・カードは、半導体集積回路チップ上の内側の列のボンディング・パッド用のプローブ針3を備えた第1のプローブ・カード1と半導体集積回路チップ上の外側の列のボンディング・パッド用のプローブ針4を備えた、第2のプローブ・カード2の2種のプローブ・カードを半導体集積回路チップの中心に対し同心円状に配置し、重ね合わせた構造となっている。ここで、プローブ針3、4はそれぞれが半導体集積回路チップのボン

ディング・バットを通りプローブ・カード1, 2の中心を中心とする放射線状に配置され、プローブ針3のプローブ・カード1への取付け部はほぼ円周上に配置され、プローブ針4のプローブ・カード2への取付け部もほぼ円周上に配置される。プローブ・カード1上に設けられた端子8はテスター接続用のものでそれぞれがプローブ針3, 4のそれぞれに接続されている。またプローブカード1, 2間には絶縁緩衝材9が設けられている。

第2図および第3図はプローブ針3, 4の配置を模式的に示す平面図であり、プローブ針3は実線で、プローブ針4は破線で示してある(図では簡単にプローブ針3, 4を平行なように示したが、実際にはプローブ針3, 4は放射線状に配置されている)。第2図は半導体集積回路チップ7の周辺に内側ボンディング・バット5と外側ボンディング・バット6が2重に配置されている場合、第3図は千鳥状に配置されている場合である。

なお、プローブ・カード2をねじ等でプローブ・カード1に取り付けて脱着可能なようにし、プ

プローブ・カード 1, 2 それぞれを単体でも使用できるようにすることもできる。この場合、プローブ・カード 1, 2 それぞれの配線をコネクタにより脱着可能なように接続することもできるし、プローブ・カード 1, 2 それぞれに位置決めピンおよび対応する嵌合穴を設けてプローブ針 3, 4 の間の寸法精度を高く保つこともできる。

〔考案の効果〕

以上説明したように本考案は、プローブ針を 2 列に並べて設けることにより、バットが 2 列に並べて設けられた半導体集積回路チップにおいても、すべてのバットに同時にプローブ針を接触させることができる効果がある。

図面の簡単な説明

第 1 図は、本考案の一実施例を縦断面で切断した状態で示す斜視図、第 2 図および第 3 図は第 1 図に示すプローブ針 3, 4 の配置を示すための模式的な平面図であり、それぞれボンディング・バット 5, 6 が 2 重に配置されている場合と、千鳥

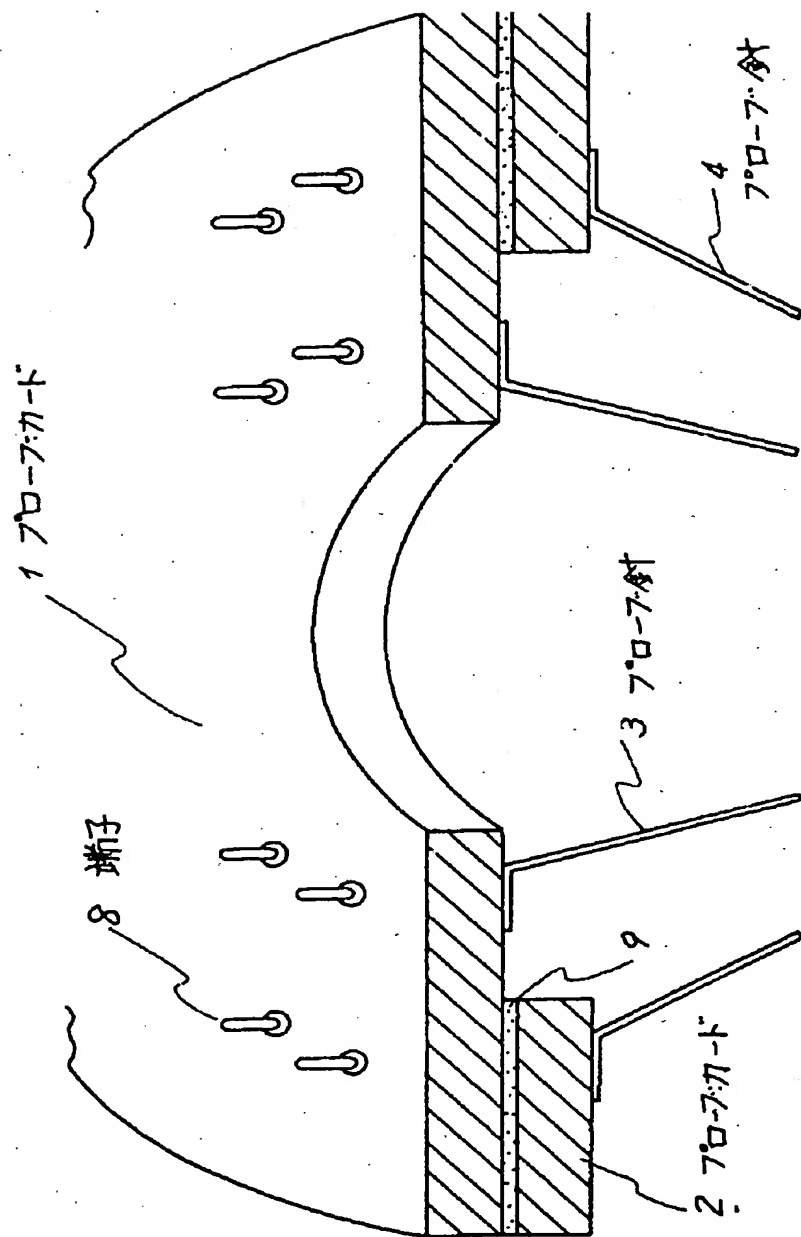
状に配置されている場合である。

1…第1のプロープ・カード、2…第2のプロープ・カード、3、4…プロープ針、5…内側ボンディング・バット、6…外側ボンディング・バット、7…チップ、8…テスター接続端子、9…絶縁緩衝材。

代理人 弁理士 内 原 晋



第1図

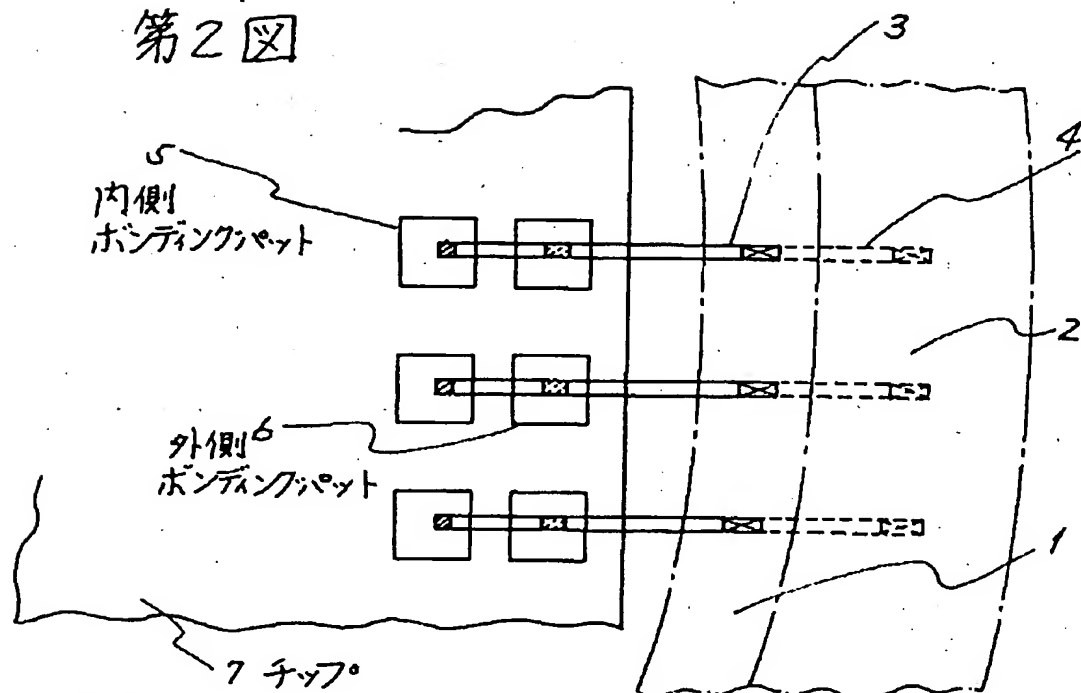


代理人 井原 晋

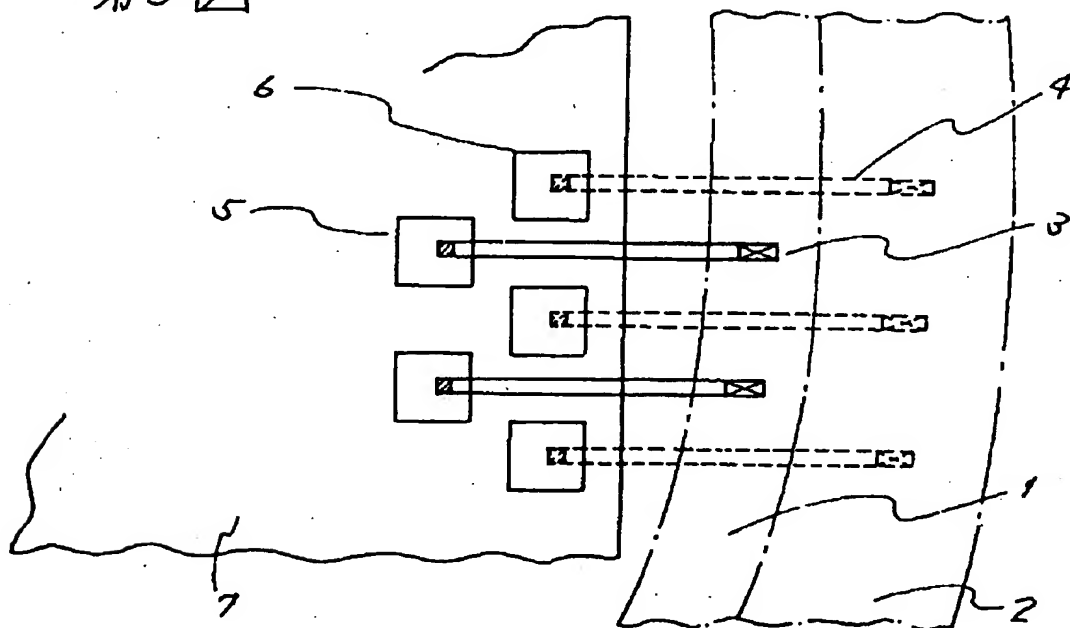
463

実用 3-57745

第2図



第3図



464

代理人 弁理士 内原 普